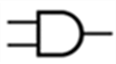
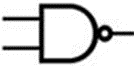
**Porta Lógica - Logic Gate AND ou E ou \***

**Porta Lógica - Logic Gate OR ou OU ou +**

**Porta Lógica - Logic Gate NAND (Não E)**

**Desafio 5.2 – Tendo em conta a expressão AB +**

a) Calcular o nº de saídas possíveis.

b) Preencher a tabela de verdade.

c) Desenhar o circuito no logisim.

d) Desenhar o diagrama temporal.

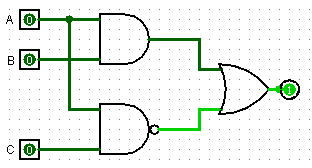
e) Conclusão.

**Resolução**

a) Calcular o nº de saídas possíveis. Resposta 23=\_\_\_\_

b) Preencher a tabela de verdade

|  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- |
| 23=8 | Entradas | | |  |  |  | Saída  **AB +** |
| **A** | **B** | **C** | **AB** | **AC** |  | **S** |
| 1 | 0 | 0 | 0 | 0 | 0 | 1 | 1 |
| 2 | 0 | 0 | 1 | 0 | 0 | 1 | 1 |
| 3 | 0 | 1 | 0 | 0 | 0 | 1 | 1 |
| 4 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |
| 5 | 1 | 0 | 0 | 0 | 0 | 1 | 1 |
| 6 | 1 | 0 | 1 | 0 | 1 | 0 | 0 |
| 7 | 1 | 1 | 0 | 1 | 0 | 1 | 1 |
| 8 | 1 | 1 | 1 | 1 | 1 | 0 | 1 |



b) Desenhar o circuito no logisim.

c) Desenhar o diagrama temporal.

|  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| A | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 1 |  |
|  |  |  |  |  |  |  |  |  |  |
| B | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 |  |
|  |  |  |  |  |  |  |  |  |  |
| C | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 1 |  |
|  |  |  |  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |  |  |  |
| S | 1 | 1 | 1 | 1 | 1 | 0 | 1 | 1 |  |

f) Conclusão. A saída será 0 quando para a expressão AB’C, em todos os outros casos a saída será 1.